

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 1月27日
Date of Application:

出願番号 特願2004-018079
Application Number:

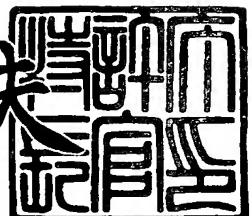
[ST. 10/C] : [JP2004-018079]

出願人 NECエレクトロニクス株式会社
Applicant(s):

2004年 2月 6日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 74120108
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/768
 H01L 21/316
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内
【氏名】 大音 光市
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内
【氏名】 宇佐美 達矢
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内
【氏名】 森田 昇
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内
【氏名】 大西 貞之
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内
【氏名】 有田 幸司
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内
【氏名】 北尾 良平
【発明者】
【特許出願人】
【識別番号】 302062931
【氏名又は名称】 NECエレクトロニクス株式会社
【代理人】
【識別番号】 100124914
【弁理士】
【氏名又は名称】 徳丸 達雄
【電話番号】 044-435-1421
【先の出願に基づく優先権主張】
【出願番号】 特願2003- 21076
【出願日】 平成15年 1月29日
【手数料の表示】
【予納台帳番号】 235587
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1

●
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0316164

【書類名】特許請求の範囲

【請求項1】

半導体基板上に、下層から第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の構造の層間絶縁膜層を有することを特徴とする半導体装置。

【請求項2】

半導体基板上に形成された層間絶縁膜層と、前記層間絶縁膜層に形成された配線溝と、前記配線溝の内壁部を覆うバリア金属膜と、前記配線溝の内部を埋め込むCu含有金属配線とを有する半導体装置において、前記層間絶縁膜層が下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の4層構造を有することを特徴とする半導体装置。

【請求項3】

半導体基板上に形成された層間絶縁膜層と、前記層間絶縁膜層に形成され下層金属配線に達する開孔と、前期開孔の内壁部を覆うバリア金属膜と、前期開孔の内部を埋め込むCu含有金属プラグを有する半導体装置において、前記層間絶縁膜層が下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の4層構造を有することを特徴とする半導体装置。

【請求項4】

半導体基板上に形成された層間絶縁膜層と、前記層間絶縁膜層に形成された配線溝と、前記配線溝の底部から下層金属配線に達する開孔と、前記配線溝及び前記開孔の内壁部を覆うバリア金属膜と、前記配線溝及び前記開孔の内部を埋め込むCu含有金属配線及びCu含有金属プラグとを有する半導体装置において、前記層間絶縁膜層が下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の4層構造を有することを特徴とする半導体装置。

【請求項5】

前記Cu含有金属配線は、Cuに加えて、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、およびFeのうち少なくとも一つを含有することを特徴とする請求項2又は4に記載の半導体装置。

【請求項6】

前記Cu含有金属プラグは、Cuに加えて、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、およびFeのうち少なくとも一つを含有することを特徴とする請求項3又は4に記載の半導体装置。

【請求項7】

前記バリア金属膜は、Ti、Ti化合物、Ta、Ta化合物のいずれかを用いた単層または積層の膜であることを特徴とする請求項2乃至6のいずれかに記載の半導体装置。

【請求項8】

前記Ti化合物は、TiN、TiSiNのいずれかであることを特徴とする請求項7に記載の半導体装置。

【請求項9】

前記Ta化合物は、TaN、TaSiNのいずれかであることを特徴とする請求項7又は8に記載の半導体装置。

【請求項10】

前記金属拡散防止絶縁膜は、少なくともSiCNH膜又はSiCH膜のいずれか1層を含む単層又は2層以上の積層構造であることを特徴とする請求項2乃至9のいずれかに記載の半導体装置。

【請求項11】

前記金属拡散防止絶縁膜は、下層よりSiCNH膜とSiOCNH膜からなる積層構造、又はSiCNH膜とSiCH膜からなる積層構造であることを特徴とする請求項2乃至9

のいずれかに記載の半導体装置。

【請求項12】

前記第1のSiOCH膜の膜組成比は、C濃度10～20atoms%、O濃度20～35atoms%、H濃度25atoms%以上であり、かつ前記第2のSiOCH膜の膜組成比は、C濃度10atoms%未満、O濃度35atoms%より大きく、H濃度25atoms%未満であることを特徴とする請求項1乃至11のいずれかに記載の半導体装置。

【請求項13】

半導体基板上に第1のSiOCH膜を形成する工程と、

前記第1のSiOCH膜の上面に、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、

前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、
を有することを特徴とする半導体装置の製造方法。

【請求項14】

半導体素子を有する半導体基板上に形成された絶縁膜上面に金属拡散防止絶縁膜を形成する工程と、

前記金属拡散防止絶縁膜上面に第1のSiOCH膜を形成する工程と、

前記第1のSiOCH膜の上面に、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、

前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、

前記SiO₂膜、前記第2のSiOCH膜、前記第1のSiOCH膜及び前記金属拡散防止絶縁膜を連通する配線溝を形成する工程と、

前記配線溝内壁部及び前記SiO₂膜上面にバリア金属膜を形成する工程と、

前記バリア金属膜表面上にCu含有金属を形成して前記配線溝の内部を前記Cu含有金属で埋め込む工程と、

前記SiO₂膜の上面に形成された前記Cu含有金属及び前記バリア金属膜を除去して前記配線溝にCu含有金属配線を形成する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項15】

半導体素子を有する半導体基板上に形成された絶縁膜の溝部内に上面が露出する下層金属配線を形成する工程と、

前記下層金属配線の上面及び前記絶縁膜上面に金属拡散防止絶縁膜を形成する工程と、

前記金属拡散防止絶縁膜上面に第1のSiOCH膜を形成する工程と、

前記第1のSiOCH膜の上面に前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、

前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、

前記下層金属配線上面が露出するように前記SiO₂膜、前記第2のSiOCH膜、前記第1のSiOCH膜及び前記金属拡散防止絶縁膜を連通する開孔を形成する工程と、

前記開孔の内壁部及び前記SiO₂膜上面にバリア金属膜を形成する工程と、

前記バリア金属膜表面上にCu含有金属を形成して前記開孔の内部を前記Cu含有金属で埋め込む工程と、

前記SiO₂膜の上面に形成された前記Cu含有金属及び前記バリア金属膜を除去して前記開孔にCu含有金属プラグを形成する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項16】

半導体素子を有する半導体基板上に形成された絶縁膜の溝部内に上面が露出する下層金属配線を形成する工程と、

前記下層金属配線の上面及び前記絶縁膜上面に金属拡散防止絶縁膜を形成する工程と、
前記金属拡散防止絶縁膜上面に第1のSiOCH膜を形成する工程と、

前記第1のSiOCH膜の上面に前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、

前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、

前記SiO₂膜の表面から前記SiO₂膜、前記第2のSiOCH膜及び前記第1のSiOCH膜のいずれかの膜の途中まで又はいずれかの膜の底部まで達する配線溝と、前記配線溝の底部から前記下層金属配線上面に達する開孔とを形成する工程と、

前記配線溝と前記開孔の内壁部及び前記SiO₂膜上面にバリア金属膜を形成する工程と、

前記バリア金属膜表面上にCu含有金属を形成して前記開孔の内部と前記配線溝の内部を前記Cu含有金属で埋め込む工程と、

前記SiO₂膜の上面に形成された前記Cu含有金属及び前記バリア金属膜を除去して前記開孔と前記配線溝にCu含有金属プラグとCu含有金属配線を同時に形成する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項17】

前記Cu含有金属配線は、Cuに加えて、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、及びFeのうち少なくとも一つを含有することを特徴とする請求項14又は16に記載半導体装置の製造方法。

【請求項18】

前記Cu含有金属プラグは、Cuに加えて、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、及びFeのうち少なくとも一つを含有することを特徴とする請求項15又は16に記載の半導体装置の製造方法。

【請求項19】

前記バリア金属膜は、Ti、Ti化合物、Ta、Ta化合物のいずれかを用いた単層または積層の膜であること特徴とする請求項14乃至18のいずれかに記載の半導体装置の製造方法。

【請求項20】

前記Ti化合物は、TiN、TiSiNのいずれかであることを特徴とする請求項19に記載の半導体装置の製造方法。

【請求項21】

前記Ta化合物は、TaN、TaSiNのいずれかであることを特徴とする請求項19又は20に記載の半導体装置の製造方法。

【請求項22】

前記金属拡散防止絶縁膜を形成する工程は、少なくともSiCNH膜又はSiCH膜のいずれか1層を含む単層又は2層以上の積層の膜を形成する工程からなることを特徴とする請求項14乃至21のいずれかに記載の半導体装置の製造方法。

【請求項23】

前記金属拡散防止絶縁膜を形成する工程は、下層よりSiCNH膜とSiOCNH膜からなる積層膜、又はSiCNH膜とSiCH膜からなる積層膜を形成する工程からなることを特徴とする請求項14乃至21のいずれかに記載半導体装置の製造方法。

【請求項24】

前記第1のSiOCH膜の膜組成比は、C濃度10～20atoms%、O濃度20～35atoms%、H濃度25atoms%以上であり、かつ前記第2のSiOCH膜の膜組成比は、C濃度10atoms%未満、O濃度35atoms%より大きく、H濃度25atoms%未満であることを特徴とする請求項13乃至23のいずれかに記載の半導体装置の製造方法。

【請求項25】

前記第2のSiOCH膜は、前記第1のSiOCH膜の表面を少なくともHe又はArのいずれか1つを含みO、H、Nを含まないガスを用いたプラズマ雰囲気で処理する工程と、その後Oを含むガスを用いた雰囲気で熱処理を行なうことにより前記第1のSiOCH膜表面を変質させる工程と、によって形成することを特徴とする請求項13乃至24のい

いずれかに記載の半導体装置の製造方法。

【請求項26】

前記Oを含むガスは、O₂、O₃、N₂O、NO、CO、CO₂のうち少なくとも1つを含むことを特徴とする請求項25に記載の半導体装置の製造方法。

【請求項27】

前記第2のSiOCH膜を形成する工程と前記SiO₂膜を形成する工程とは、同一真空装置内で連続して行なうことを特徴とする請求項13乃至26のいずれかに記載の半導体装置の製造方法。

【書類名】明細書

【発明の名称】半導体装置及びその製造方法

【技術分野】

【0001】

本発明は、Cu配線などの金属配線を有する半導体装置と、その製造方法に関するものである。

【背景技術】

【0002】

ICの製造分野では、デバイスの高速化、高集積化にともない、デバイス設計ルールの縮小化が進んできている。デバイスの縮小化により、配線サイズと配線間隔の微細化が進むと、それに反比例して配線抵抗や配線間容量が増加していく傾向にある。配線抵抗や配線間容量が増加するとRC時定数が大きくなるため、信号の伝播速度の低下を招き、デバイスの高速化をおこなう上で問題となっている。このため、配線抵抗と配線間容量の低減がデバイスの高速化を進めていく上で重要となってきている。配線抵抗を低減する方法としては、配線材料として広く用いられてきていたAlよりも比抵抗の低いCuを配線材料として用いた技術、製品が普及してきている。また、配線間容量は、対向する配線間の面積、配線間の絶縁膜の比誘電率に比例し、配線間隔に反比例して増加するため、デバイスのデザインを変更せずに配線間容量を減少する方法としては、例えば、従来用いられているSiO₂やSiNよりも比誘電率の低い絶縁膜が検討されている。Cuを配線材料として用いる場合、ドライエッチング技術によるCuの微細加工が困難なことから、通常、図1-1に示すようなダマシン配線構造が一般的に広く使われている。シングルダマシン配線の形成方法は、まず、下地層間絶縁膜101上に、その後に形成されるSiO₂膜103とのエッチング選択性に優れたエッチングストップSiN絶縁膜102を50～150nmの厚さで成膜し、次いでSiO₂配線層間絶縁膜103を400～1000nm程度の厚さで成膜する。それから、フォトリソグラフィーとドライエッチング技術により溝パターンを形成し、O₂ドライアッシング技術とウェット剥離技術によりレジストパターンを除去する。それから溝パターンを、スパッタリング技術とメッキ技術を用いてTa/TaN（上層がTa）104といったCuの拡散を防止するためのバリアメタルとCuで埋め込み、CMPによりSiO₂膜103上の余分なCuとバリアメタルを除去してCu配線105を形成している。さらに上層に配線を形成する場合は、SiO₂膜103及びCu配線105上面にSiN膜106、SiO₂膜107を順次成膜し、溝配線を形成する場合と同様にしてビアパターンを形成し、Ta/TaNバリアメタル108に側壁及び底部を覆われたCuプラグ109を形成する。このようにCu配線とCuプラグの形成を順次繰り返すことにより多層のCu配線を形成する。また、これとは別に下層のCu配線形成後に、ビアパターンと上層の配線溝パターンを形成し、Cuにより同時に埋め込むデュアルダマシンと呼ばれる形成方法がある。配線形成後、層間絶縁膜を形成する場合、CuがSiO₂と容易に反応して拡散してしまうため、通常は拡散防止絶縁膜としてSiN膜106をCu上に50～100nm程度成膜してから、SiO₂ビア層間絶縁膜107を成膜している。この場合、SiN膜はCuの拡散防止のためだけではなく、Cuの溝エッチングを行なう際、また、Cuのダマシン配線上にビアホールを開口する際、Cu表面がSiO₂膜のエッチングやO₂レジストアッシングの雰囲気に晒されるのを防止するため、SiO₂膜のエッチングストップ層としての役割も担うことになる。このようにSiN膜は拡散防止とエッチングストップ層としての機能が求められている。近年では、さらに配線間の寄生容量を低減するため、従来のSiO₂の比誘電率4.1よりも比誘電率の低いSiO₂FやSiOCH、有機膜等が、広く検討されてきている。

【0003】

SiOCH膜の密着性及び酸化耐性、薬液耐性を向上させる方法の1つとして、特開2002-26121（特許文献1）にあるようにSiOCH膜をプラズマ処理して表面に改質層を形成する方法が知られている。また、特開2003-017561（特許文献2）にあるように還元性ガスを用いたプラズマ処理を行う方法が知られている。

【0004】

【特許文献1】特開2002-26121号公報

【特許文献2】特開2003-017561号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

SiOCH膜は膜中にCを含んでいるため、一般的に酸化耐性がSiO₂よりも低い。このため、層間絶縁膜としてSiOCH膜を用いる場合、ドライエッチング後のO₂ドライアッティングからSiOCH膜表面を保護するため、SiO₂等のCを含まない膜をSiOCH膜表面に成膜してSiOCH膜の変質を抑制するようにしたSiO₂/SiOCHといった積層構造にする方法が一般的にある。しかし、この場合、SiOCH膜表面にあるSi—CH₃結合により、SiO₂/SiOCH界面の密着性が弱く、界面での剥離膜剥がれが問題となっている。

【0006】

一般的にプラズマCVDによるSiO₂膜のストレスは圧縮応力が働き、SiOCH膜は引っ張り応力が働く。このため、SiO₂/SiOCH界面ではそれぞれの膜の熱応力の違いにより熱処理時に界面で剥がれが発生しやすい問題がある。

【0007】

SiOCH膜の密着性及び酸化耐性、薬液耐性を向上させる方法の1つとして特開2002-26121にあるようにSiOCH膜をプラズマ処理して表面に改質層を形成する方法が知られている。しかし、この場合、Oを含むプラズマにより処理をおこなうと、SiOCHがもともと酸化耐性が低いため、膜全体が変質してしまいやすく、深さ方向の制御が困難となる。また、特開2003-017561では還元性ガスを用いたプラズマ処理をおこなっているが、N₂やNH₃といったNを含むガスを用いると膜が窒化されるため、これによる比誘電率の上昇がおこる。さらに、H₂を用いた場合は、Si—H結合が増えるが、熱的に不安定であるため、その後の処理によりHが脱離し変質しやすく、また、Hは膜中に容易に拡散するため、深さ方向の制御が困難である。また、一般に改質層は表面のCH₃基が減少するため吸湿性に富む膜となっており、処理後の大気開放により吸湿することが問題となっている。

【0008】

本発明の目的は、層間絶縁膜の密着性を向上させた半導体装置及びその製造方法を提供することである。

【課題を解決するための手段】

【0009】

前記課題を解決するために本発明の半導体装置は、下層から第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の構造の層間絶縁膜層を有することを要旨とする。

【0010】

また、本発明の半導体装置は、半導体基板上に形成された層間絶縁膜層と、前記層間絶縁膜層に形成された配線溝と、前記配線溝の内壁部を覆うバリア金属膜と、前記配線溝の内部を埋め込むCu含有金属配線とを有する半導体装置において、前記層間絶縁膜層が下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の4層構造を有することを要旨とする。

【0011】

また、本発明の半導体装置は、半導体基板上に形成された層間絶縁膜層と、前記層間絶縁膜層に形成され下層金属配線に達する開孔と、前期開孔の内壁部を覆うバリア金属膜と、前期開孔の内部を埋め込むCu含有金属プラグを有する半導体装置において、前記層間絶縁膜層が下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の4層

構造を有することを要旨とする。

【0012】

また、本発明の半導体装置は、半導体基板上に形成された層間絶縁膜層と、前記層間絶縁膜層に形成された配線溝と、前記配線溝の底部から下層金属配線に達する開孔と、前記配線溝及び前記開孔の内壁部を覆うバリア金属膜と、前記配線溝及び前記開孔の内部を埋め込むCu含有金属配線及びCu含有金属プラグとを有する半導体装置において、前記層間絶縁膜層が下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜の4層構造を有することを要旨とする。

【0013】

また、本発明の半導体装置の製造方法は、半導体基板上に第1のSiOCH膜を形成する工程と、前記第1のSiOCH膜の上面に、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、を有することを要旨とする。

【0014】

また、本発明の半導体装置の製造方法は、半導体素子を有する半導体基板上に形成された絶縁膜上面に金属拡散防止絶縁膜を形成する工程と、前記金属拡散防止絶縁膜上面に第1のSiOCH膜を形成する工程と、前記第1のSiOCH膜の上面に、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、前記SiO₂膜、前記第2のSiOCH膜、前記第1のSiOCH膜及び前記金属拡散防止絶縁膜を連通する配線溝を形成する工程と、前記配線溝内壁部及び前記SiO₂膜上面にバリア金属膜を形成する工程と、前記バリア金属膜表面上にCu含有金属を形成して前記配線溝の内部を前記Cu含有金属で埋め込む工程と、前記SiO₂膜の上面に形成された前記Cu含有金属及び前記バリア金属膜を除去して前記配線溝にCu含有金属配線を形成する工程と、を有することを要旨とする。

【0015】

また、本発明の半導体装置の製造方法は、半導体素子を有する半導体基板上に形成された絶縁膜の溝部内に上面が露出する下層金属配線を形成する工程と、前記下層金属配線の上面及び前記絶縁膜上面に金属拡散防止絶縁膜を形成する工程と、前記金属拡散防止絶縁膜上面に第1のSiOCH膜を形成する工程と、前記第1のSiOCH膜の上面に前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、前記下層金属配線上面が露出するように前記SiO₂膜、前記第2のSiOCH膜、前記第1のSiOCH膜及び前記金属拡散防止絶縁膜を連通する開孔を形成する工程と、前記開孔の内壁部及び前記SiO₂膜上面にバリア金属膜を形成する工程と、前記バリア金属膜表面上にCu含有金属を形成して前記開孔の内部を前記Cu含有金属で埋め込む工程と、前記SiO₂膜の上面に形成された前記Cu含有金属及び前記バリア金属膜を除去して前記開孔にCu含有金属プラグを形成する工程と、を有することを要旨とする。

【0016】

また、本発明の半導体装置の製造方法は、半導体素子を有する半導体基板上に形成された絶縁膜の溝部内に上面が露出する下層金属配線を形成する工程と、前記下層金属配線の上面及び前記絶縁膜上面に金属拡散防止絶縁膜を形成する工程と、前記金属拡散防止絶縁膜上面に第1のSiOCH膜を形成する工程と、前記第1のSiOCH膜の上面に前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜を形成する工程と、前記第2のSiOCH膜の上面にSiO₂膜を形成する工程と、前記SiO₂膜の表面から前記SiO₂膜、前記第2のSiOCH膜及び前記第1のSiOCH膜のいずれかの膜の途中まで又はいずれかの膜の底部まで達する配線溝と前記配線溝の底部から前記下層金属配線上面に達する開孔とを形成する工程と、前記配線溝と前記開孔の内壁部及び前記SiO₂膜上面にバリア金属膜を形成する工程と、前記バリア金属膜表面

上にCu含有金属を形成して前記開孔の内部と前記配線溝の内部を前記Cu含有金属で埋め込む工程と、前記SiO₂膜の上面に形成された前記Cu含有金属及び前記バリア金属膜を除去して前記開孔と前記配線溝にCu含有金属プラグとCu含有金属配線を同時に形成する工程と、を有することを要旨とする。

【0017】

ここで、Cu含有金属配線及びCu含有金属プラグは、Cuに加えて、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、及びFeのうち少なくとも一つを含有してもよい。

【0018】

また、バリア金属膜は、Ti、Ti化合物、Ta、Ta化合物のいずれかを用いた単層または積層の膜であってもよい。ここで、Ti化合物は、TiN、TiSiNのいずれかであってもよく、Ta化合物は、TaN、TaSiNのいずれかであってもよい。

【0019】

また、金属拡散防止絶縁膜は、少なくともSiCNH膜又はSiCH膜のいずれか1層を含む単層又は2層以上の積層構造であってもよい。また、金属拡散防止絶縁膜は、下層よりSiCNH膜とSiOCNH膜からなる積層構造、又はSiCNH膜とSiCH膜からなる積層構造であってもよい。

【0020】

また、第1のSiOCH膜の膜組成比は、C濃度10～20atoms%、O濃度20～35atoms%、H濃度25atoms%以上であり、かつ前記第2のSiOCH膜の膜組成比は、C濃度が10atoms%未満、O濃度35atoms%より大きく、H濃度25atoms%未満であることがより好ましい。

【0021】

また、第2のSiOCH膜は、第1のSiOCH膜の表面を少なくともHe又はArのいずれか1つを含みO、H、Nを含まないガスを用いたプラズマ雰囲気で処理する工程と、その後Oを含むガスを用いた雰囲気で熱処理を行なうことにより前記第1のSiOCH膜表面を変質させる工程と、によって形成してもよい。ここで、Oを含むガスは、O₂、O₃、N₂O、NO、CO、CO₂のうち少なくとも1つを含んでもよい。

【0022】

また、第2のSiOCH膜を形成する工程と前記SiO₂膜を形成する工程とは、同一真空装置内で連続して行ってもよい。

【発明の効果】

【0023】

前記した構成によれば、つまり、上層よりSiO₂膜/第2のSiOCH膜/第1のSiOCH膜の積層構造とし、第2のSiOCH膜の膜中のC濃度とH濃度を第1のSiOCHより低くしつつO濃度を高くして、SiO₂と第1のSiOCH膜の中間の組成をもつ第2のSiOCH膜が中間に存在しているため、第2のSiOCH膜はSiO₂及び第1のSiOCH膜の両方に対して優れた密着性を有し、層間絶縁膜全体の密着性が向上する。また中間の膜質の第2のSiOCH膜が介在することで、それぞれの膜の熱ストレスの違いによる界面でのストレス集中による剥がれが抑制できる。（図1）。

【0024】

また、本発明では、第1のSiOCH膜表面を少なくともHe又はArのいずれか1つを含みO、H、Nを含まないガスを用いたプラズマ雰囲気で処理し、その後Oを含むガスを用いた雰囲気で熱処理を行なうことにより第1のSiOCH膜表面を変質させるため、酸化耐性の低いSiOCH膜に対しても深さ方向の制御が容易となり、また第2のSiOCH膜の形成とSiO₂膜の成膜を装置内で連続的におこなうことで、水の吸湿が抑制されるため、さらに密着性が向上し、半導体装置の歩留まりや信頼性が向上する。

【発明を実施するための最良の形態】

【0025】

以下、本発明による本発明の実施の形態例について図面を参照して説明する。

【実施例1】

【0026】

図1は本発明の第1の実施例の半導体装置の構造を示す断面図である。本実施例では本発明の層間絶縁膜構造によるシングルダマシン配線構造を形成した。

【0027】

図1に示すように、本実施例の半導体装置は、半導体基板（不図示）上に形成された下地絶縁膜201上に形成された、Cu含有金属配線としてCu配線を有する4層の積層構造の層間絶縁膜層（以下、配線層間絶縁膜層）、及びCu含有金属プラグとしてCuプラグを有する4層の積層構造の層間絶縁膜層（以下、異層間絶縁膜層）の構成である。配線層間絶縁膜層は下層より、金属拡散防止絶縁膜としてSiCNH膜202、第1のSiOCH膜203、第1のSiOCH膜204、SiO₂膜205の4層構造となっており、そこに側面と底面がバリアメタル（バリア金属膜）としてTa/TaN膜207にて覆われたCu配線208が形成されている。配線層間絶縁膜層及びCu配線208の上面には、異層間絶縁膜層として、下層より、金属拡散防止絶縁膜としてSiCNH膜209、第1のSiOCH膜210、第1のSiOCH膜210よりC濃度とH濃度が低くO濃度が高い第2のSiOCH膜211、SiO₂膜212の4層構造の層間絶縁膜層が形成され、その異層間絶縁膜層に側面と底面がTa/TaN膜214にて覆われたCuプラグ215が順に形成されている。図1に示す構造の他、不図示のトランジスタ、ダイオード、抵抗、およびキャパシタなどから半導体装置が構成される。

【0028】

次に、第1実施例の半導体装置の製造過程において、第2のSiOCH膜の形成およびSiO₂膜の膜形成に用いられる平行平板型プラズマCVD装置について説明する。なお、ここでは、半導体基板上に膜形成する場合で説明する。

【0029】

図2は第1実施例に用いられる平行平板型プラズマCVD装置の構成の一実施例を模式的に示す断面図である。本プラズマCVD装置は、半導体基板303上に成膜処理を行うための処理室307と、処理室内に載置された半導体基板303の温度を一定に保つためのヒータと下部平板電極となるサセプタ301と、半導体基板303を処理室に搬入し、処理室から搬出する搬送手段（不図示）と、処理室内の圧力を一定に保つための排気手段306と、処理室に複数種類の反応ガスを供給するためのガス供給部305と、処理室内に高周波を発生させるための高周波発生機304を制御するコンピュータとを備える構成である。ガス供給部305は、数種類の反応ガスを供給するための複数のガス配管、およびガス流量制御手段を介して処理室307に接続されている。処理室307には上部平板電極302と下部平板電極となるサセプタ301が対向して設けられ、上部平板電極302は上記高周波発生機304に接続されている。また、サセプタ（下部平板電極）301には上記ヒータが内蔵されている。高周波発生機304は、所定の周波数および高周波電力（RFパワー）の高周波を上部平板電極302とサセプタ（下部平板電極）301の間に発生させる。

【0030】

上記構成のプラズマCVD装置により、例えば、SiO₂膜を形成する場合、サセプタ301上に載置された半導体基板303をヒータにより所望の温度にし、反応ガスの種類および流量を調節して処理室内を所望のガス雰囲気で所望の処理圧力にし、所望の高周波のRFパワーを印加することで処理室内に反応ガスのプラズマを発生させて、半導体基板303上にSiO₂膜を形成する。

【0031】

次に、上記プラズマCVD装置を用いた、第1実施例の半導体装置の製造方法について説明する。図3は第1実施例の半導体装置の製造工程手順を示す断面図である。

【0032】

トランジスタおよびキャパシタなどの半導体素子が形成された半導体基板（不図示）上

の下地絶縁膜201上にプラズマCVD法によりSiCNH膜202を50nm成膜する。次にプラズマCVD法もしくは塗布・焼成法により第1のSiOCH膜203を250nm成膜する。次に図2に示すCVD装置内にて、処理温度200~450℃、Heガス流量10~6000sccm、処理圧力1~20Torr、RFパワー50~500Wの条件でHeプラズマに第1のSiOCH膜203をさらし、膜表面のSi-H結合およびSi-CH₃結合の一部を分解させSiのダングリングボンドを形成する。さらに同一成膜室内において、処理温度200~450℃、N₂Oガス流量100~6000sccm、処理圧力1~20Torrの条件で熱酸化処理を行なうことにより第1のSiOCH膜203表面にC濃度とH濃度が低くO濃度が高い第2のSiOCH膜204を20nm程度形成する。次に同一成膜室内において処理温度200~450℃、N₂Oガス流量100~6000sccm、SiH₄ガス流量10~1000sccm、処理圧力1~20Torr、RFパワー50~500Wの条件でSiO₂膜205を成膜する。次に、フォトリソグラフィー技術とドライエッチング技術を用いて、配線溝206を形成する(図3(a))。

【0033】

次に、図3(b)に示すように、露出した下地絶縁膜201、およびSiO₂膜205上に、バリアメタルとしてTa/TaN膜207を膜厚30nmで成膜し、成膜したTa/TaN膜207上に、電解メッキ法の陰極側下地層となるCu層を膜厚100nmでスパッタリング法により成膜する。その後、電解メッキ法によりCu層を配線溝206に埋め込んでから、結晶化のために200~400℃の熱処理を行う。

【0034】

次に、図3(c)に示すように、SiO₂絶縁膜205上のCu層およびTa/TaN膜207をCMP法により除去し、Cu配線208を形成する。次に、異層間絶縁膜層として配線層間絶縁膜層と同様の手順により、プラズマCVD法によるSiCNH膜209を50nm成膜、プラズマCVD法もしくは塗布・焼成法による第1のSiOCH膜210を250nm成膜、同一プラズマ装置内において第2のSiOCH膜211を20nm形成、SiO₂膜212を100nm成膜する。次に、フォトリソグラフィー技術とドライエッチング技術を用いて、下層のCu層を配線に達する開孔(ビア)213を形成する(図3(d))。

【0035】

次に、図3(e)に示すように、バリアメタルとしてTa/TaN膜214を膜厚30nmで成膜し、成膜したTa/TaN膜214上に、電解メッキ法の陰極側下地層となるCu層を膜厚100nmでスパッタリング法により成膜する。その後、電解メッキ法によりCu層をビアに埋め込んでから、結晶化のために200~400℃の熱処理を行う。次に、SiO₂絶縁膜212上のCu層およびTa/TaN膜214をCMP法により除去し、Cuプラグ215を形成した。

【0036】

なお、第2のSiOCH膜を形成する方法について、Heガスを用いたプラズマ処理後、N₂Oガスを用いた熱酸化による2ステップの形成方法をおこなっているが、Heガスの変わりにAr等の不活性ガスで、雰囲気中にOやN、Hを含まない雰囲気であればよく、また、熱酸化工程でN₂Oを酸化ガスとして用いたがO₂、O₃、N₂O、NO、CO、CO₂といったOを含むガス雰囲気であれば同様の効果が得られる。

【0037】

また、配線層間絶縁膜層および異層間絶縁膜層における下層膜としてCuの拡散防止を目的とした金属拡散防止絶縁膜として、SiCNH膜を用いているが、SiCHやSiNHでもよく、さらに上層のSiOCH膜との密着性向上のため、上層からSiOCNH/SiCNHあるいはSiCH/SiCNH膜といった積層構造にするとさらによい。

【0038】

また、上層のSiO₂膜としてSiH₄とN₂Oを用いたSiO₂膜を形成しているが、TEOS(テトラエトキシシラン)とO₂あるいはO₃を用いたSiO₂を用いてもよ

い。

【0039】

また、Cu含有金属配線及びCu含有金属プラグの金属材料としてCuを用いた例を示したが、Cuに加えてSi、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、およびFeのうち少なくとも一つを含有したCu含有金属でもよく、これらの材料を含有することにより、本構造にて形成された半導体装置の配線寿命はさらに向上する。

【0040】

また、バリアメタル（バリア金属膜）にTa/TaN膜を用いたが、バリアメタルは、Ti、Ti化合物、Ta、Ta化合物のいずれかを用いた単層または積層の膜であってもよい。ここで、Ti化合物は、TiN、TiSiNのいずれかであってもよく、Ta化合物は、TaN、TaSiNのいずれかであってもよい。この場合においても、金属配線における配線寿命を低減させることはない。

【0041】

ここで、第2のSiOCH膜の形成方法において、本発明によるHeガスを用いたプラズマ処理によって形成した場合と、従来技術であるN₂O、NH₃、H₂のそれぞれのプラズマ処理によって形成した場合との違いについて説明する。図4(a)、(b)、(c)はSiOCH膜を本発明と従来のプラズマ処理による方法を用いて、それぞれ処理をおこない、その膜質がどのように変化したか、膜収縮率、屈折率、k値（比誘電率）をそれぞれ比較した結果である。これらの結果を見ると、従来の方法ではプラズマ処理によりSiOCH膜全体の変質が大きいため、膜収縮、屈折率の変化が大きく、これにともないk値が上昇している。これに対し、本発明による処理方法では処理前後による膜収縮、屈折率、k値の変化はほとんど見られない。これは図5に示すXPSの測定結果にあるように、測組成の変化が膜表面の20nm程度のみに抑えられているためである。この違いは、従来の方法ではプラズマ処理による酸化、窒化又は還元をおこなっているため、SiOCH膜内部のより深くまで達して膜が酸化、窒化又は還元されているのに対し、本発明では、Heプラズマにより表面近傍のSi-H、Si-CH₃結合の1部を分解して、その後Oを含む雰囲気で熱処理をおこなう方法とすることにより、反応を表面近傍のみに制御しているためである。このように本発明方法を用いることで第2のSiOCH膜の膜厚制御が容易となり、k値上昇を抑制できる。なお、図5では、Si基板上に、500nmのSiOCH膜を形成し、上述した本発明の処理を施した場合を示した。

【0042】

次に、第2のSiOCH膜形成とSiO₂成膜を同一真空装置で連続しておこなうことによる効果について説明する。図6に、上層からSiO₂/SiOCHの従来の構造、SiO₂成膜と第2のSiOCH膜を別装置でおこなったSiO₂/第2のSiOCH/第1のSiOCHの構造、第2のSiOCH膜形成とSiO₂成膜を同一真空装置で連続して行ったSiO₂/第2のSiOCH/第1のSiOCHの構造について、4 point Bendingによる密着性評価をおこなった結果である。これを見ると、SiO₂/SiOCHの従来の構造では密着性強度が2.03しかないが、SiO₂成膜と第2のSiOCH膜を別装置でおこなったSiO₂/第2のSiOCH/第1のSiOCHの構造では5.42まで向上しており、さらに、同一真空装置で連続して行ったSiO₂/第2のSiOCH/第1のSiOCHの構造では7.16まで向上していた。同一真空装置で連続して行うことにより密着性強度が向上した理由は、第2のSiOCH膜形成後、大気放置すると、膜表面に水分が吸着するため、Si-OH結合が形成され、第2のSiOCH膜とSiO₂膜の密着性が低下するためである。図7にはTDSによりH₂Oのデガス量を比較した結果を示すが、同一真空装置で連続処理をおこなった方が、デガス量が少ないことがわかる。このように、第2のSiOCH膜形成とSiO₂を同一真空装置で連続形成することにより、密着性が良好で、膜中の水分も少ない構造が形成可能となる。

【0043】

次に膜中のC濃度と密着性強度の関係について説明する。図8は本発明によるHeプラ

ズマの処理時間とSiO₂との密着性強度、及び膜中のC濃度の関係について示している。この場合、処理時間10秒以上で密着性強度はほぼ横ばいとなっており、このときC濃度としては10%未満であることがわかる。このことから、密着性を向上するためには第2のSiOCH膜中のC濃度は10%未満にすると良い。

【0044】

第2のSiOCH膜中のC濃度を10%未満にすると、そのO濃度は35atoms%より大きく、H濃度は25atoms%未満となり、第2のSiOCH膜をこのような組成にすることにより、より密着性を向上することができる。一方、第1のSiOCH膜の膜組成比は、C濃度10~20atoms%、O濃度20~35atoms%、H濃度25atoms%以上とすることにより、低誘電率性を確保できる。

【実施例2】

【0045】

次に、本発明の第2実施例について説明する。図9は本発明の半導体装置の第2の実施例の構造を示す断面図である。本実施例では本発明の層間絶縁膜構造によるデュアルダッシュ配線構造を形成した。

【0046】

図9に示すように、本実施例の半導体装置は、下層金属配線としての第1のCu配線を有する5層の積層構造の層間絶縁膜層（以下、第1の配線層間絶縁膜層）、及びCuプラグと第2のCu配線を有する5層の積層構造の層間絶縁膜層（以下、第2の配線層間絶縁膜層）で、半導体基板（不図示）上に成膜された下地絶縁膜上に形成された構成である。第1の配線層間絶縁膜層は下層より金属拡散防止絶縁膜であるSiCNH膜202とSiOCNH膜217、第1のSiOCH膜203、第1のSiOCH膜203よりC濃度とH濃度が低くO濃度が高い第2のSiOCH膜204、SiO₂膜205の5層構造の絶縁膜となっており、その絶縁膜の溝部内に側面と底面がバリアメタルであるTa/TaN膜207にて覆われ上面が露出した第1のCu配線216が形成されている。また、第2の配線層間絶縁膜層は、下層より金属拡散防止絶縁膜であるSiCNH膜209とSiOCNH膜218、第1のSiOCH膜210、第1のSiOCH膜210よりC濃度とH濃度が低くO濃度が高い第2のSiOCH膜211、SiO₂膜212の5層構造となっており、そこに側面と底面がバリアメタルであるTa/TaN膜214にて覆われたCuプラグと第2のCu配線219が形成されている。ここで、第2のCu配線は、図9では第2の配線層間絶縁膜層のSiO₂膜212の表面から第1のSiOCH膜210の途中の位置まで形成されている例を示したが、表面から第2の配線層間絶縁膜層の中のSiO₂膜、第2のSiOCH膜、前記第1のSiOCH膜のいずれかの膜の途中又はいずれかの膜の底部の位置までであればどの位置でもよい。Cuプラグは、第2のCu配線と下層金属配線である第1のCu配線216をTa/TaN膜214を介して接続している。図9に示す構造の他、不図示のトランジスタ、ダイオード、抵抗、およびキャパシタなどから半導体装置が構成される。

【0047】

次に、本発明の第2実施例の半導体装置の製造方法について説明する。図10は第2実施例の半導体装置の製造工程手順を示す断面図である。

【0048】

トランジスタおよびキャパシタなどの半導体素子が形成された半導体基板（不図示）上の下地絶縁膜201上にプラズマCVD法によりSiCNH膜202を50nm成膜し、次いで、SiOCNH膜217を10nm成膜する。次にプラズマCVD法もしくは塗布・焼成法により第1のSiOCH膜203を250nm成膜する。次に図2に示すCVD装置内にて、処理温度200~450℃、Heガス流量10~6000sccm、処理圧力1~20Torr、RFパワー50~500Wの条件でHeプラズマに第1のSiOCH膜をさらし、膜表面のSi-H結合およびSi-CH₃結合の一部を分解させSiのダングリングボンドを形成する。次に同一成膜室内において、処理温度200~450℃、N₂Oガス流量100~6000sccm、処理圧力1~20Torrの条件で熱酸化処

理を行なうことにより第1のSiOCH膜203表面にC濃度とH濃度が低くO濃度が高い第2のSiOCH膜204を20nm程度形成する。さらに同一成膜室内において処理温度200~450℃、N₂Oガス流量100~6000sccm、SiH₄ガス流量10~1000sccm、処理圧力1~20Torr、RFパワー50~500Wの条件でSiO₂膜205を成膜する。次に、フォトリソグラフィー技術とドライエッチング技術を用いて、配線溝を形成する。次に、露出した下地絶縁膜1、およびSiO₂膜上に、バリアメタルとしてTa/TaN膜207を膜厚30nmで成膜し、成膜したTa/TaN膜207上に、電解メッキ法の陰極側下地層となるCu層を膜厚100nmでスパッタリング法により成膜する。その後、電解メッキ法により配線溝に埋め込んでから、結晶化のために200~400℃の熱処理を行う。次に、SiO₂絶縁膜205上のCu層およびTa/TaN膜207をCMP法により除去し、第1のCu配線216を形成する（図10（a））。

【0049】

次に、第1の配線層間絶縁膜層と同様の手順により、SiCNH膜厚209を50nm、SiOCNH膜208を10nm、第1のSiOCH膜210を500nm、同一プラズマ装置内において第2のSiOCH膜211を20nmとSiO₂膜212を100nm順次成膜することにより、第2の配線層間絶縁膜層を形成する。次に、フォトリソグラフィー技術とドライエッチング技術を用いて、下層のCu配線に達するビアを形成する。次に、フォトリソグラフィー技術とドライエッチング技術を用いてビアを含めた領域に第2の配線溝を形成する。次に、バリアメタルとしてTa/TaN膜214を30nm成膜し、成膜したTa/TaN膜214上に、電解メッキ法の陰極側下地層となるCu層を膜厚100nmでスパッタリング法により成膜する。その後、電解メッキ法によりCu層をビアと配線溝に埋め込んでから、結晶化のために200~400℃の熱処理を行う。次に、SiO₂絶縁膜212上のCu層およびTa/TaN膜214をCMP法により除去し、Cuプラグと第2のCu配線219を同時に形成した（図10（b））。

【0050】

ここではデュアルダマシン形成方法としてビアの開孔をおこなってから第2の配線溝を形成するビアファーストと呼ばれる手法を用いたが、第2の配線溝を形成して、その後配線溝の底部から下層金属配線に達するビアの開孔をおこなうトレチファースト法でもよい。また、第1のSiOCH膜中にエッチングストップ層となるSiCH膜もしくはSiCNH膜を挿入し、前記エッチングストップ層を先に加工してから配線溝とビア開孔を同時におこなうミドルファーストという手法を用いても良い。

【0051】

また、本発明は、層間絶縁膜構造が下層から第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高い第2のSiOCH膜、SiO₂膜であれば、密着性にすぐれた、低誘電率の層間絶縁膜を実現できる。

【図面の簡単な説明】

【0052】

【図1】第1実施例の半導体装置の構造を示す断面図である。

【図2】第1実施例に用いられる平行平板型プラズマCVD装置の構成の一実施例を模式的に示す断面図である。

【図3】第1実施例の半導体装置の製造工程を示す断面図である。

【図4】本発明の第1実施例による処理条件と、従来の手法により、SiOCH膜がどのように変化したかを示す実験データ図である。

【図5】本発明の第1実施例により形成された第2のSiOCH膜が20nm程度の薄膜であることを示すXPSによる実験データ図である。

【図6】本発明の第1実施例により形成されたSiO₂/第2のSiOCH膜/第1のSiOCH膜と従来構造の密着性強度を比較した実験データ図である。

【図7】本発明の第1実施例により形成された上層よりSiO₂/第2のSiOCH膜/第1のSiOCH膜の構造と従来構造との膜中からの水の昇温脱離量を比較した

実験データ図である。

【図8】本発明の第1実施例によるH e プラズマ処理時間と密着性強度、膜中C 濃度の関係を示した実験データ図である。

【図9】第2実施例の半導体装置の構造を示す断面図である。

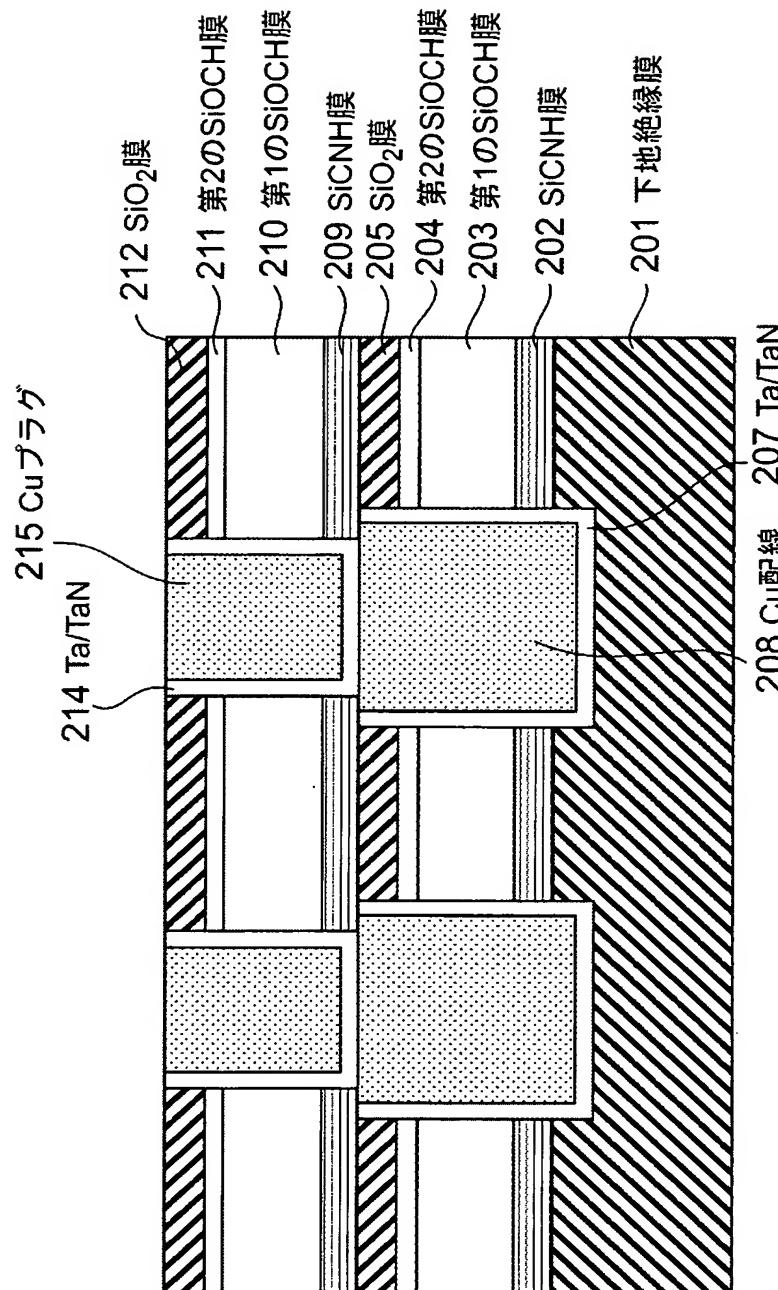
【図10】第2実施例の半導体装置の製造工程を示す断面図である。

【図11】従来構造の断面図である。

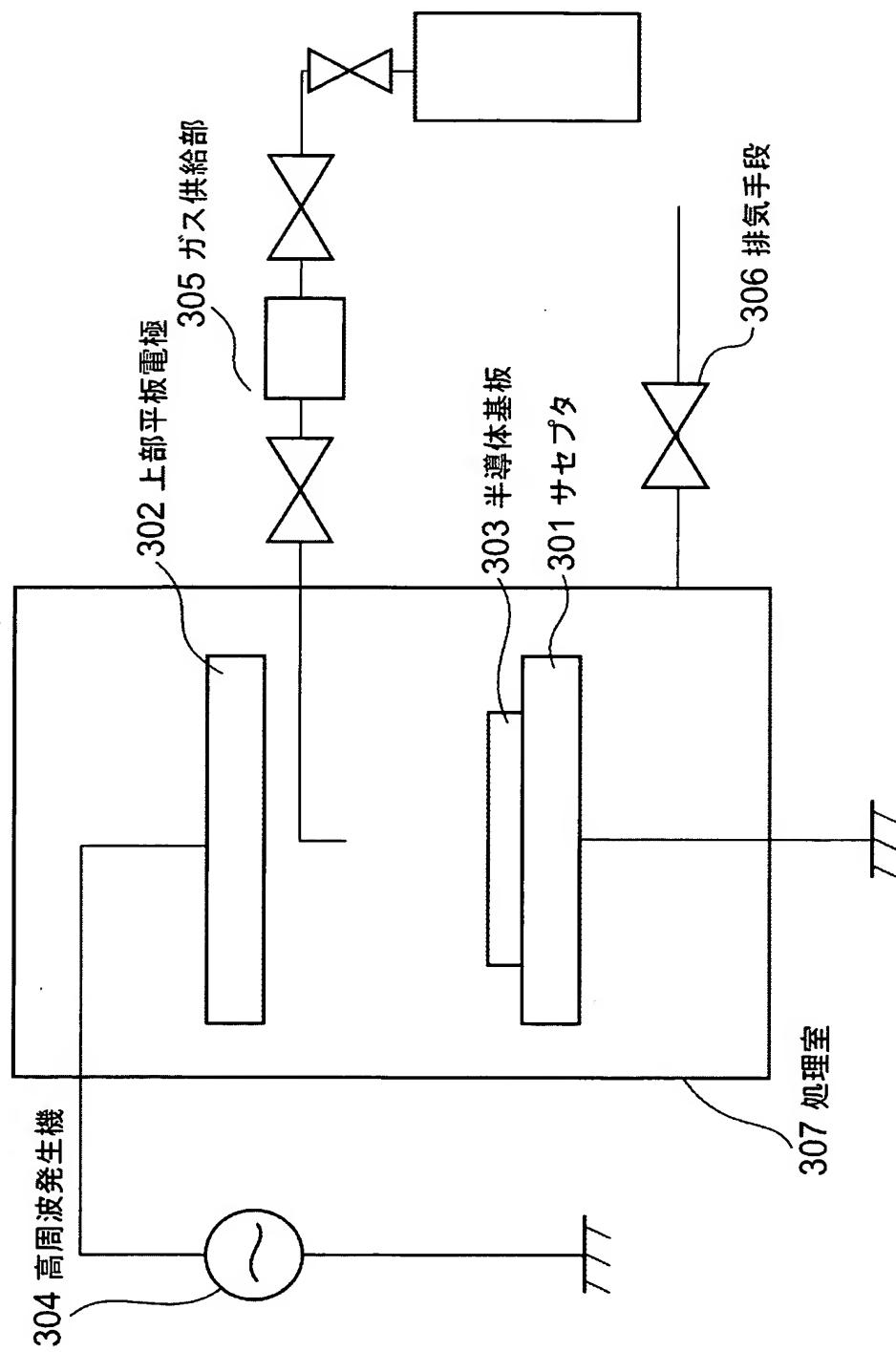
【符号の説明】

【0053】

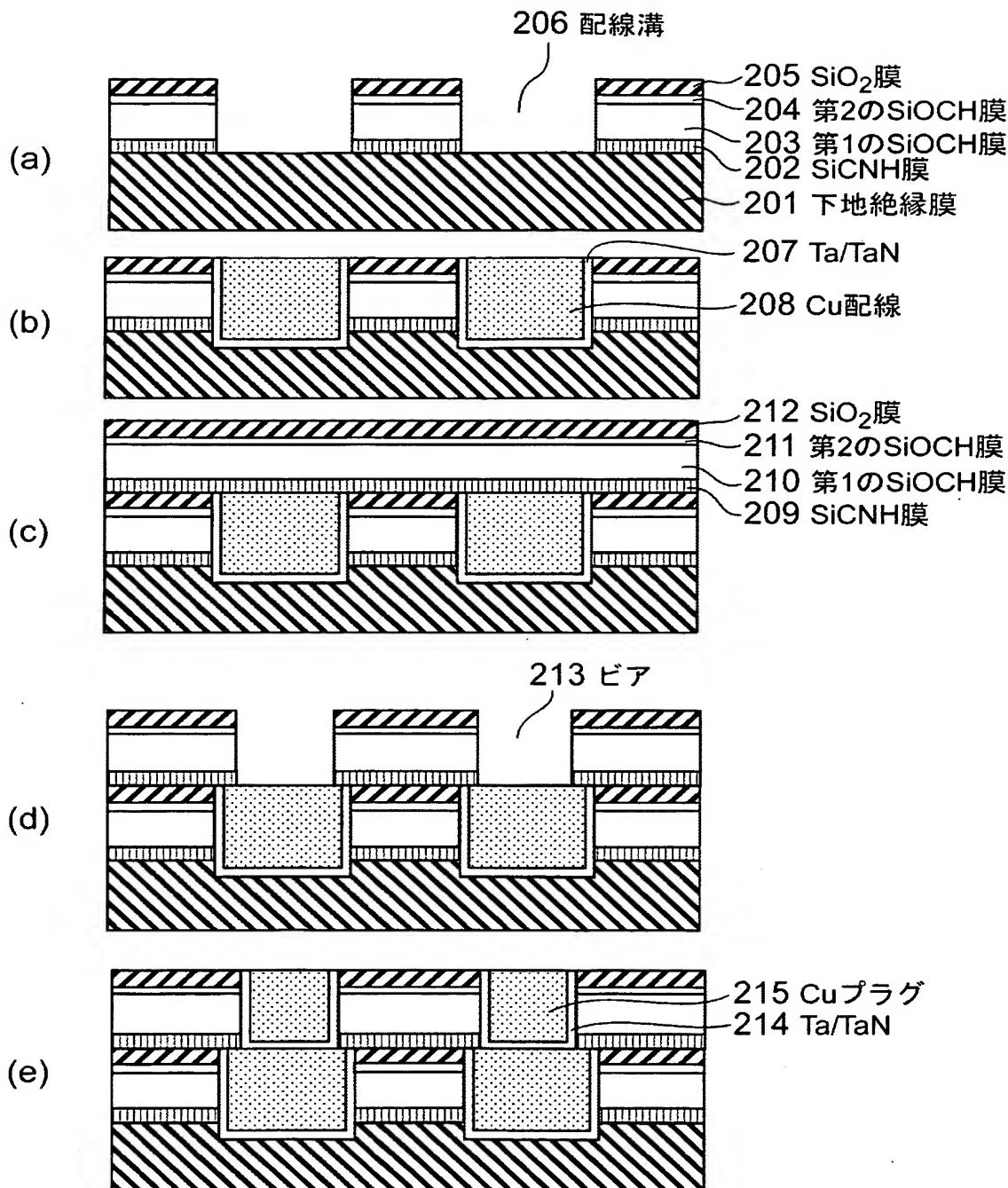
101、201	下地絶縁膜
102、106	SiN膜
103、107、205、212	SiO ₂ 膜
104、108、207、214	Ta/TaN膜
105、208	Cu配線
109、215	Cuプラグ
202、209	SiCNH膜
203、210	第1のSiOCH膜
204、211	第2のSiOCH膜
206	配線溝
213	ビア（開孔）
216	第1のCu配線
217、218	SiOCNH膜
219	第2のCu配線とCuプラグ
301	サセプタ
302	上部平板電極
303	半導体基板
304	高周波発生機
305	ガス供給部
306	排気手段
307	処理室

【書類名】図面
【図1】

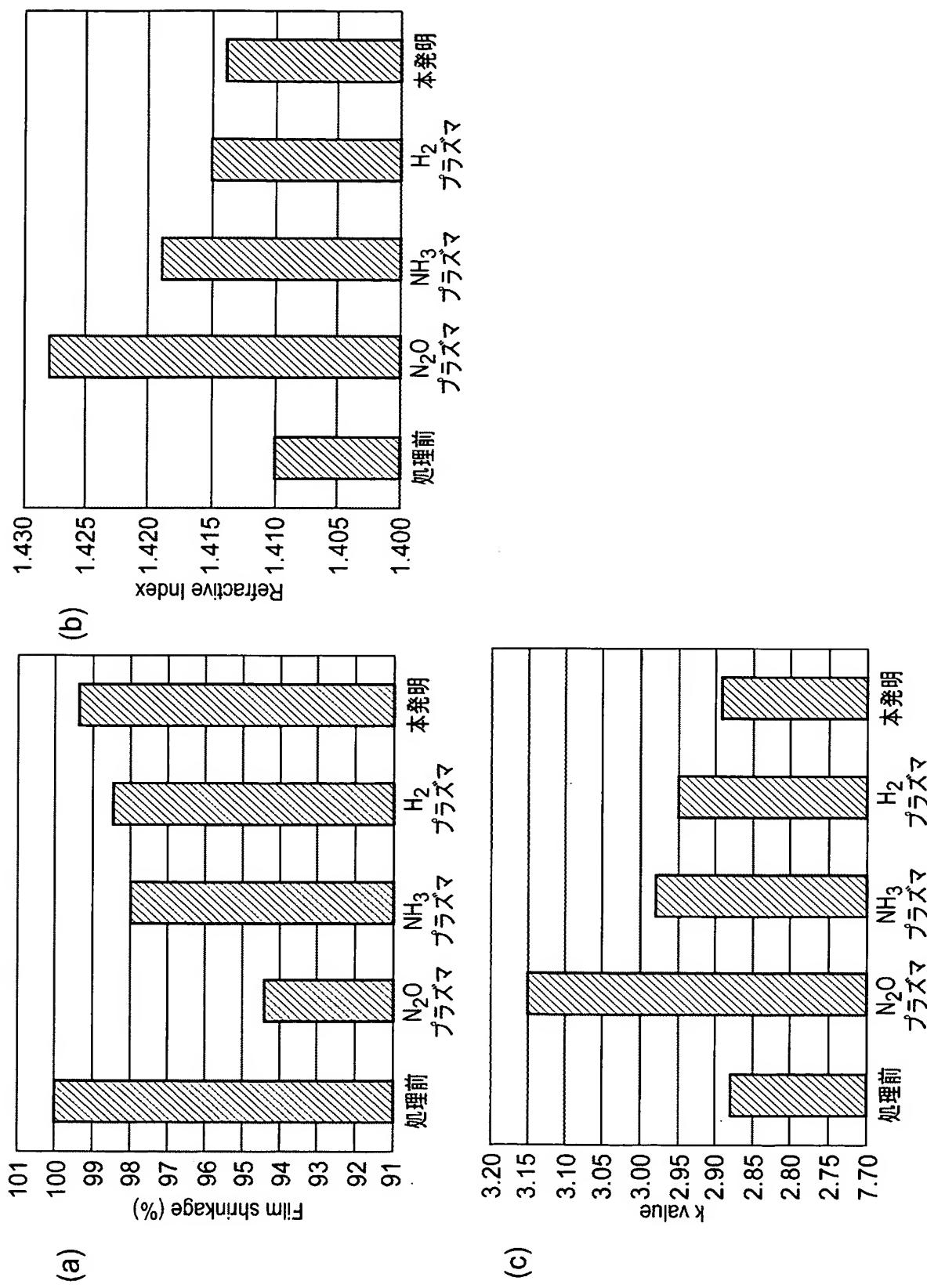
【図2】



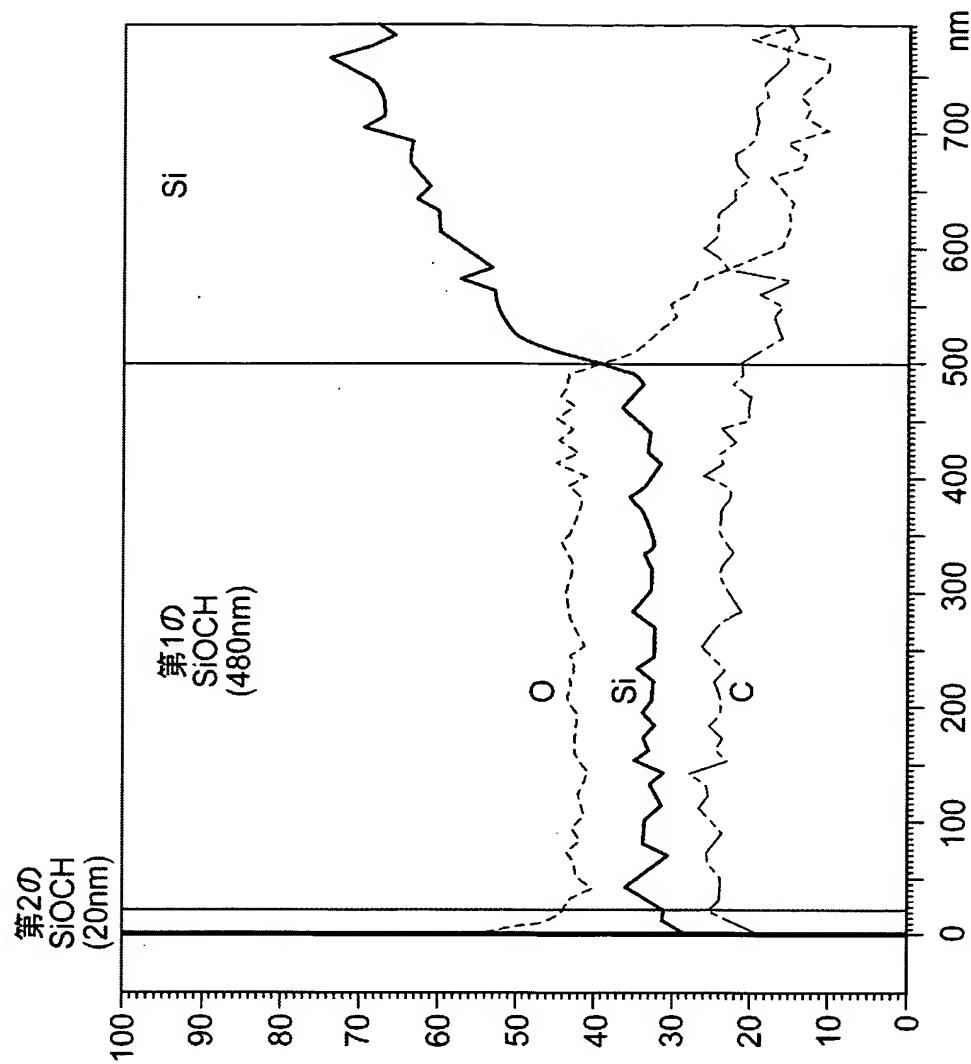
【図3】



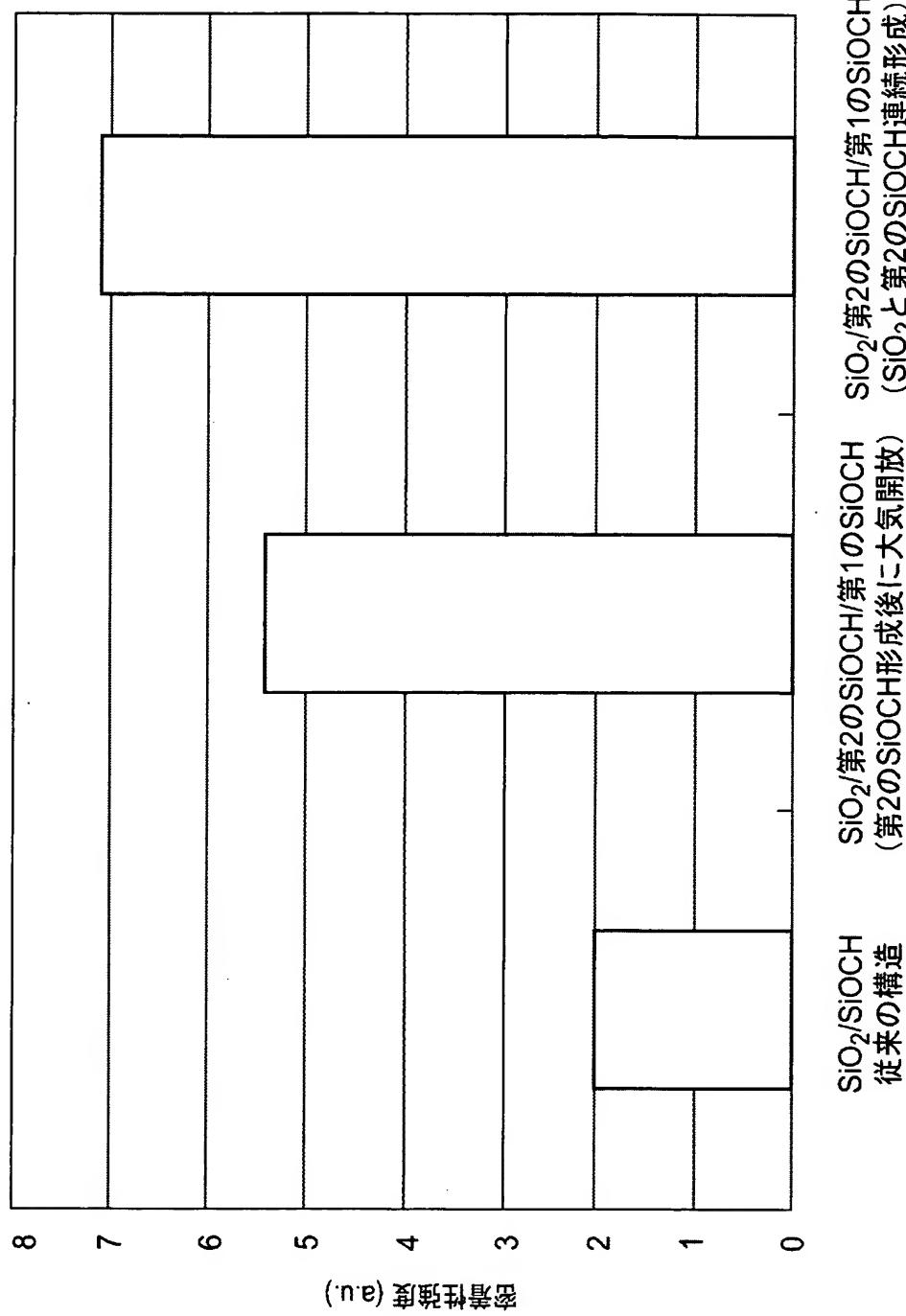
【図4】



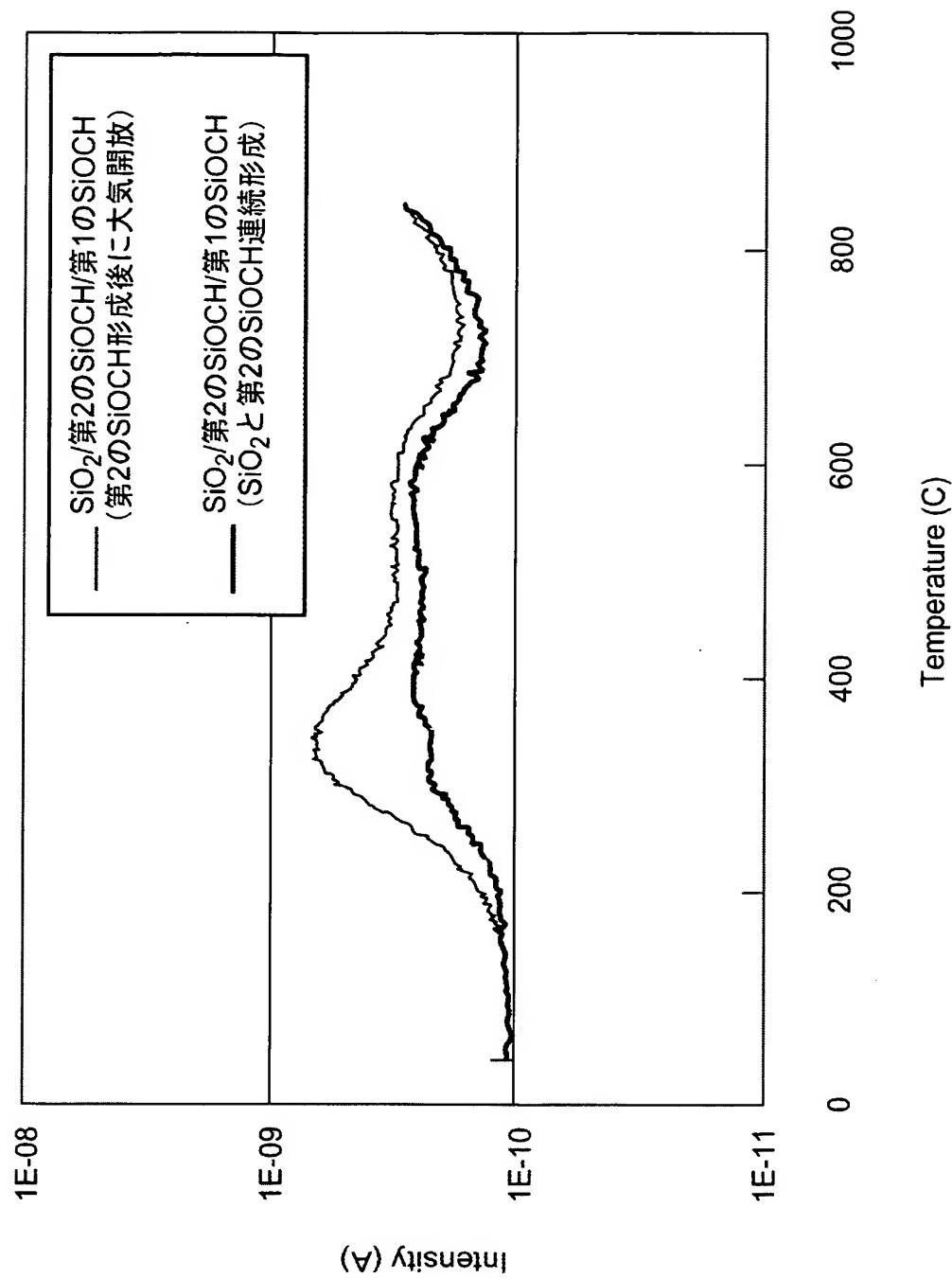
【図5】



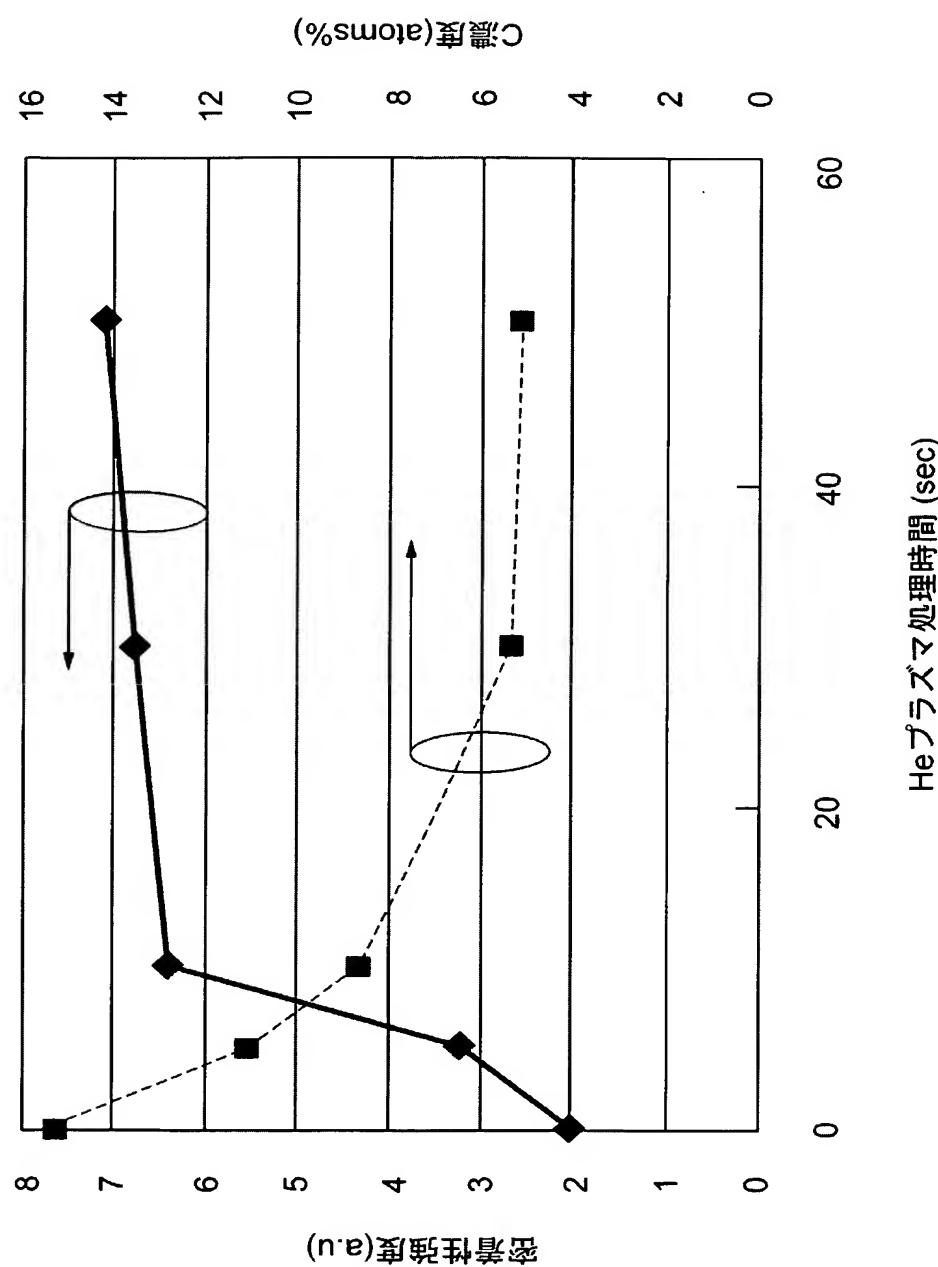
【図6】



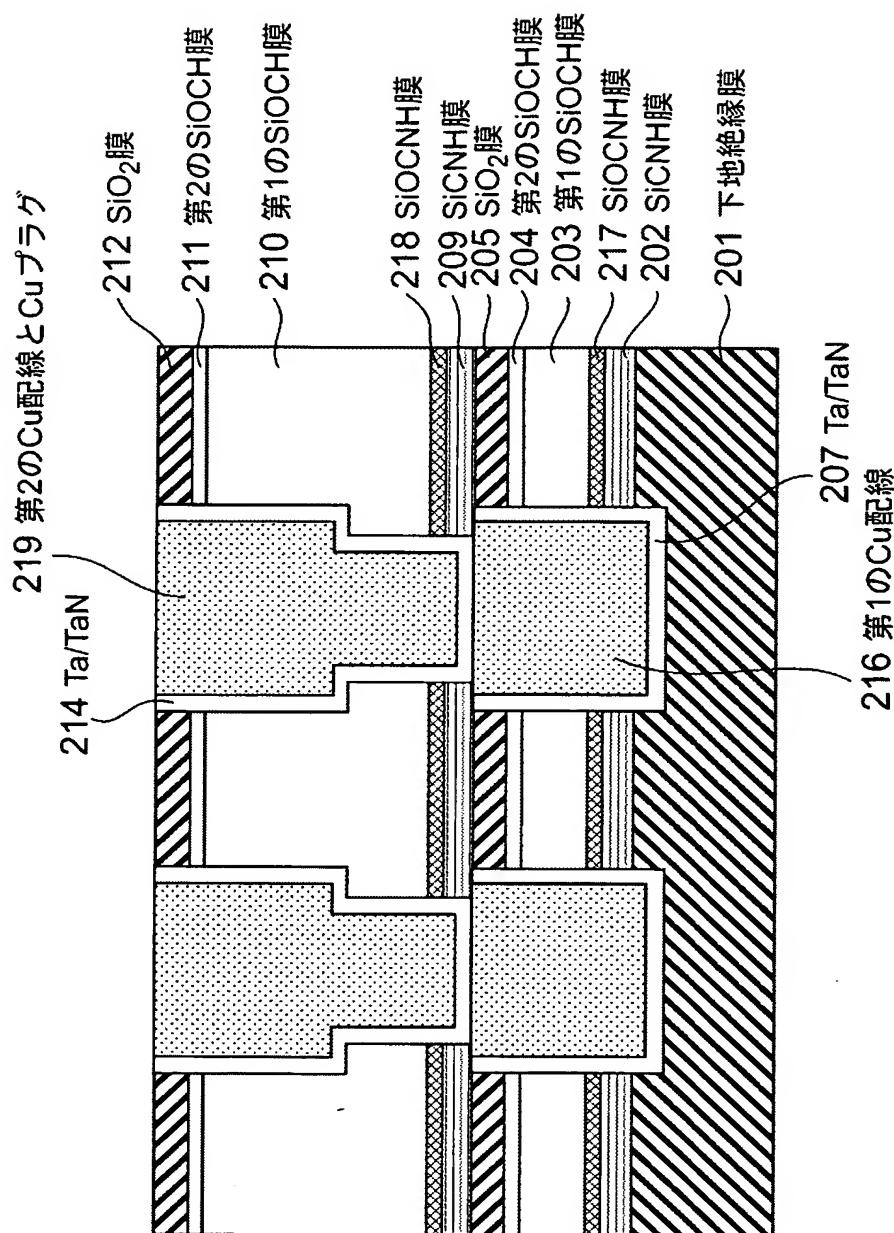
【図7】



【図8】

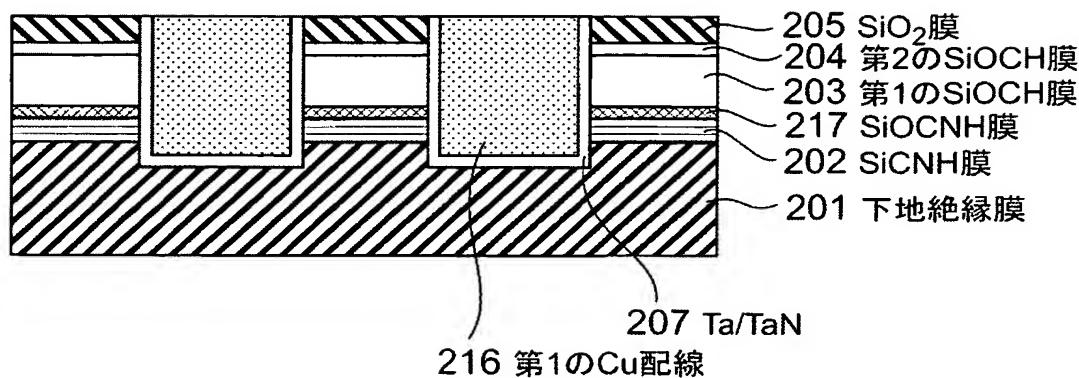


【図 9】

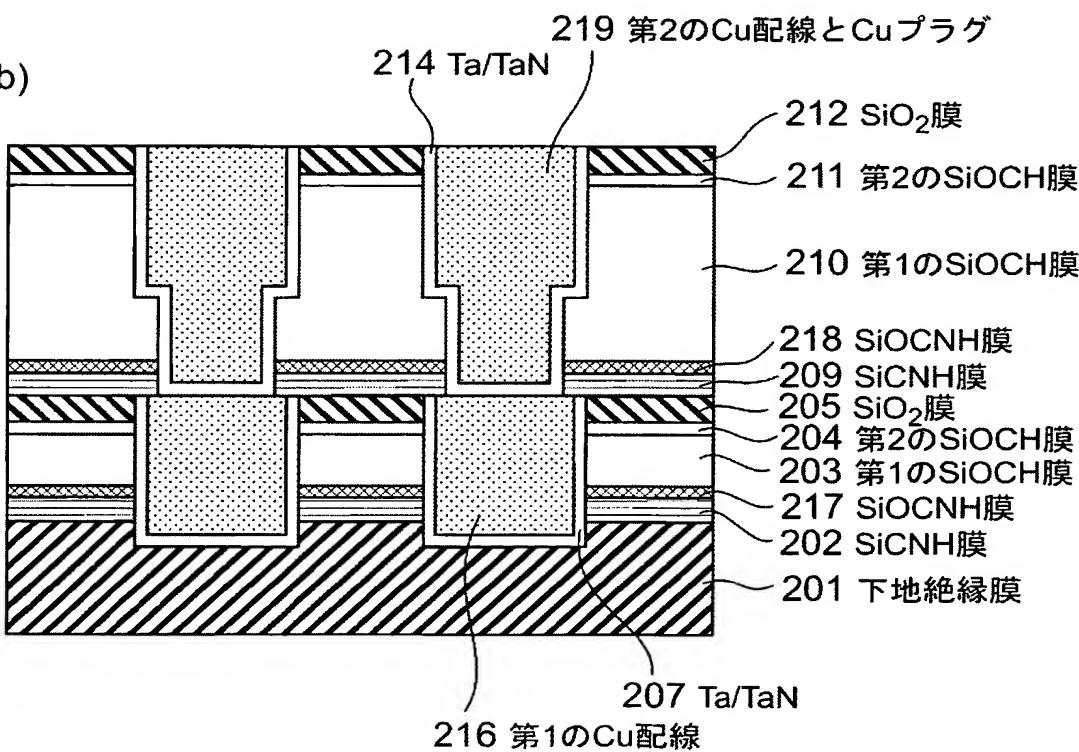


【図10】

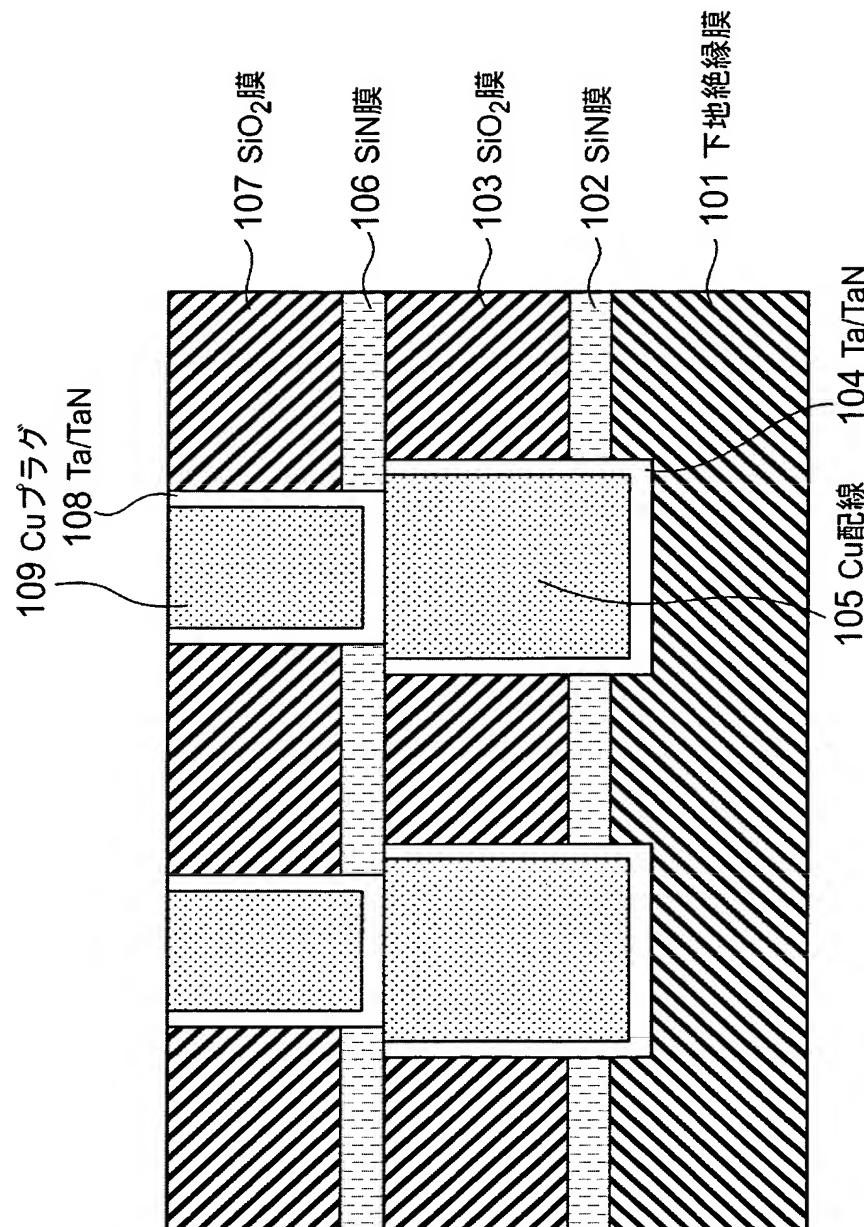
(a)



(b)



【図11】



【書類名】要約書

【要約】

【課題】 Cu配線の低誘電率の層間絶縁膜について、層間絶縁間の密着性が向上した半導体装置及びその製造方法を提供する。

【解決手段】 半導体基板上に形成された下地絶縁膜上に、下層から金属拡散防止絶縁膜、第1のSiOCH膜、前記第1のSiOCH膜よりも膜中のC濃度とH濃度が低くO濃度が高いことを特徴とする第2のSiOCH膜、SiO₂膜の4層構造を有する配線層間絶縁膜層を形成しCu配線を形成する。

【選択図】 図1

特願 2004-018079

出願人履歴情報

識別番号 [302062931]

1. 変更年月日 2002年11月 1日

[変更理由] 新規登録

住所 神奈川県川崎市中原区下沼部1753番地
氏名 NECエレクトロニクス株式会社